



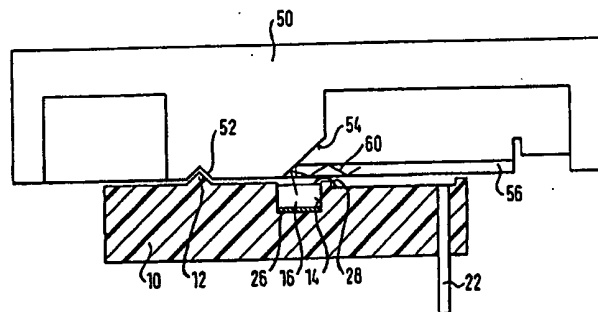
PCT
WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 7 : G02B 6/42	A1	(11) Internationale Veröffentlichungsnummer: WO 00/28362 (43) Internationales Veröffentlichungsdatum: 18. Mai 2000 (18.05.00)
--	-----------	--

(21) Internationales Aktenzeichen: PCT/EP99/08485 (22) Internationales Anmeldedatum: 5. November 1999 (05.11.99) (30) Prioritätsdaten: 198 51 265.1 6. November 1998 (06.11.98) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): HARTING ELEKTRO-OPTISCHE BAUTEILE GMBH & CO. KG [DE/DE]; TecCenter, D-31162 Bad Salzdetfurth (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): KRAGL, Hans [DE/DE]; Amselweg 1, D-31199 Diekhofen (DE). (74) Anwalt: STIES, Jochen; Prinz & Partner, Manzingerweg 7, D-81241 München (DE).	(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Mit internationalem Recherchenbericht. Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.</i>
---	---

(54) Title: **ELECTRO-OPTIC MODULE AND METHOD FOR THE PRODUCTION THEREOF**

(54) Bezeichnung: **ELEKTRO-OPTISCHE BAUGRUPPE SOWIE VERFAHREN ZUR HERSTELLUNG EINER SOLCHEN BAUGRUPPE**



(57) Abstract

The invention relates to a module that contains a printed board (10) and an optic component (54, 56, 58), whereby the printed board (10) is provided with at least one electro-optic component (16), at least one strip conductor (24) for connecting the electro-optic component (16), and a three-dimensional, microstructured means of adjustment (12), in relation to which the electro-optic component (16) is arranged in a precise manner. A three-dimensional means of positioning (52) is provided on the optic component (54, 56, 58) and cooperates with the means of adjustment (12) on the printed board (10) in such a way that the optic component (54, 56, 58) is coupled to the electro-optic component (16) of the printed board (10) in a precise manner. The electro-optic component (16) is received in a recess (14) of the printed board. According to one embodiment, the optic component is an optical fibre (58).

(57) Zusammenfassung

Eine Baugruppe enthält eine Leiterplatte (10) und ein optisches Bauteil (54, 56, 58), wobei die Leiterplatte (10) mit mindestens einem elektro-optischen Bauteil (16), mindestens einer Leiterbahn (24) für den Anschluß des elektro-optischen Bauteils (16) sowie einer dreidimensionalen, mikrostrukturierten Justiergestaltung (12) versehen ist, relativ zu der das elektro-optische Bauteil (16) präzise angeordnet ist, und wobei eine dreidimensionale Positioniergestaltung (52) an dem optischen Bauteil (54, 56, 58) vorgesehen ist, die mit der Justiergestaltung (12) der Leiterplatte (10) derart zusammenwirkt, daß das optische Bauteil (54, 56, 58) mit dem elektro-optischen Bauteil (16) der Leiterplatte (10) präzise gekoppelt ist. Das elektro-optische Bauteil (16) ist in einer Vertiefung (14) in der Leiterplatte aufgenommen. Gemäss einer Ausführungsform ist das optische Bauteil eine Lichtleitfaser (58).

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

Elektro-optische Baugruppe sowie Verfahren zur Herstellung einer solchen Baugruppe

Die Erfindung betrifft eine Baugruppe, die aus einer Leiterplatte mit elektro-optischem Bauteil und aus einem optischen Bauteil besteht. Die Erfindung betrifft ferner ein Verfahren zur Herstellung einer solchen Baugruppe.

Aus dem Gebiet der integrierten Optik sind Baugruppen bekannt, bei denen elektro-optische Bauteile, beispielsweise Laserdioden, LEDs und Photodetektoren, mit einem optischen Bauteil gekoppelt werden, beispielsweise einer Lichtleitfaser oder einem Wellenleiter. Zu diesem Zweck werden die elektro-optischen Bauteile an einem Substrat angeordnet, an dem auch das optische Bauteil angeordnet ist. Ein Beispiel für eine solche Baugruppe ist aus der deutschen Offenlegungsschrift 44 10 740 bekannt, bei der ein Photodetektor mit einer Lichtleitfaser gekoppelt ist. Der Photodetektor und die Lichtleitfaser sind in einem zweiteiligen Substrat aufgenommen, wobei in einem Substratteil ein Wellenleitergraben vorgesehen ist, der beim Verkleben der beiden Substratteile miteinander von dem verwendeten, optisch transparenten Klebstoff ausgefüllt wird, so daß ein den Photodetektor und die Lichtleitfaser koppelnder Wellenleiter gebildet ist.

Bei der Herstellung einer solchen Baugruppe treten insbesondere zwei Probleme auf. Zum einen läßt sich das elektro-optische Bauteil relativ zum optischen Bauteil nur mit großem Aufwand präzise positionieren, beispielsweise unter Verwendung von Führungsschrägen, die für die optimale Ausrichtung sorgen sollen. Beispiele für solche Gestaltungen sind aus den deutschen Offenlegungsschriften 44 01 219 und

42 32 608 bekannt. Zum anderen ergibt sich eine vergleichsweise hohe Ausschußrate, da das optische Element, das mit dem elektro-optischen Bauteil gekoppelt wird, im genannten Beispiel also der Wellenleiter, erst beim abschließenden Schritt des Verklebens der beiden Substrat-
5 teile miteinander ausgebildet wird. Sollte der Wellenleiter fehlerhaft sein, bedeutet dies, daß auch der Photodetektor zum Ausschuß gehört, da er untrennbar mit der Baugruppe verbunden ist. Das Problem der hohen Ausschußrate wird dabei umso größer, je mehr Bauelemente miteinander verbunden werden müssen. Falls beispielsweise ein Prozeß, der
10 aus 200 Einzelschritten besteht, zu einer Ausbeute von 80 % führen soll, bedeutet dies, daß jeder Einzelschritt mit einer Ausbeute von 99,9 % ausführbar sein muß. Aus diesem Grunde dürfte die als alternatives Herstellungsverfahren diskutierte monolithische Integration, also die Herstellung von Elektronik, Opto-Elektronik und Optik mit
15 Wellenleitern in einem einzigen Materialsystem, zum Beispiel InP, die theoretisch eine sehr gute Kopplung der verwendeten Bauteile verspricht, noch für einige Zeit nicht nutzbar sein.

Ein zusätzliches Problem besteht in der Notwendigkeit, die erforderlichen elektrischen Anschlüsse des elektro-optischen Bauteils zu
20 erzielen. Wenn das elektro-optische Bauteil in ein Substrat eingebettet ist, müssen Leiter oder ähnliches für eine Zuleitung vorgesehen werden.

25 Aus dem Stand der Technik ist ferner bekannt, elektro-optische Bauteile, insbesondere elektro-optische Halbleiter, an Leiterplatten anzuordnen. Hierzu wird vorzugsweise die Lead-Frame-Technologie verwendet, mittels der ein elektro-optischer Chip mit einer Genauigkeit von etwa 50 μm auf der Leiterplatte angeordnet werden kann. Diese
30 Genauigkeit ist jedoch für die Justage relativ zu einem optischen Wellenleiter, der Abmessungen in der Größenordnung bis herunter zu 1 μm haben kann, nicht ausreichend.

Die Erfindung schafft eine Baugruppe, bei der ein optisches
35 Bauteil mit der gewünschten Genauigkeit relativ zu einem elektro-optischen Bauteil angeordnet ist. Die Erfindung schafft ferner ein Verfahren zur Herstellung einer solchen Baugruppe, das sich durch eine hohe Ausbeute auszeichnet.

Eine erfindungsgemäße Baugruppe besteht aus einer Leiterplatte und einem optischen Bauteil, wobei die Leiterplatte mit mindestens einem elektro-optischen Bauteil, mindestens einer Leiterbahn für den Anschluß des elektro-optischen Bauteils sowie einer dreidimensionalen, mikrostrukturierten Justiergestaltung versehen ist, relativ zu der das elektro-optische Bauteil präzise angeordnet ist, und wobei eine dreidimensionale Positionierungsgestaltung an dem optischen Bauteil vorgesehen ist, die mit der Justiergestaltung der Leiterplatte derart zusammenwirkt, daß das optische Bauteil mit dem elektro-optischen Bauteil der Leiterplatte präzise gekoppelt ist. Die erfindungsgemäße Baugruppe besteht also aus zwei Unterbaugruppen, nämlich zum einen der Leiterplatte mit dem elektro-optischen Bauteil und zum anderen dem optischen Bauteil selbst. Diese sind für sich genommen einzeln funktionsfähig, so daß sie separat voneinander getestet werden können. Es kann also hinsichtlich der Leiterplatte überprüft werden, ob die Leiterbahnen für den Anschluß des elektro-optischen Bauteils, die Verbindung des elektro-optischen Bauteils mit den Leiterbahnen und schließlich das elektro-optische Bauteil selbst voll funktionsfähig sind. Hinsichtlich des optischen Bauteils kann überprüft werden, ob das optische Bauteil, beispielsweise ein Wellenleiter oder eine Lichtleitfaser, ordnungsgemäß funktioniert. Erst beim Zusammenfügen von Leiterplatte und optischem Bauteil wird das elektro-optische Bauteil mit dem optischen Bauteil gekoppelt, und zwar passiv über die Justiergestaltung und die Positionierungsgestaltung.

Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß die Leiterplatte ein Spritzgußteil ist, das partiell mit einer Metallisierung versehen ist. Auf diese Weise ergibt sich eine rationelle Fertigung der Leiterplatte, da sämtliche Gestaltungen, die zur präzisen Positionierung des elektro-optischen Bauteils erforderlich sind, beispielsweise eine mikrostrukturierte Vertiefung, sowie die Justiergestaltung, beispielsweise ein erhabenes Justierkreuz, in einfacher Weise von einer geeignet ausgestalteten Form abgeformt werden können. Bei diesem Verfahren muß der erhöhte Aufwand für die präzise Fertigung nur ein einziges Mal betrieben werden, nämlich für die Herstellung der Spritzgußform; die dort mit der erforderlichen Präzision ausgebildeten Gestaltungen werden dann in einfacher Weise

mit derselben Präzision auf das Spritzgußteil abgeformt.

5 Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß am Boden der Vertiefung, in der das elektro-optische Bauteil aufgenommen ist, ein Kühlkörper angeordnet ist. Dieser Kühlkörper dient dazu, die Verlustwärme von insbesondere elektro-optischen Sendeelementen abzuführen. Der Kühlkörper kann beispielsweise aus einer Metallschicht bestehen, die gleichzeitig mit der Metallisierung der Leiterplatte ausgebildet wird. In diesem Fall kann der Kühlkörper als einer der 10 Anschlüsse für das elektro-optische Bauteil verwendet werden, wenn diese mit dem Kühlkörper elektrisch leitend verbunden wird, beispielsweise durch Leitkleben.

15 Gemäß der bevorzugten Ausführungsform ist weiterhin vorgesehen, daß eine Preßpassung zwischen dem elektro-optischen Bauteil und der Vertiefung der Leiterplatte vorliegt. Die Preßpassung gewährleistet das präzise Anordnen des elektro-optischen Bauteils in der Vertiefung, ohne daß zusätzliche Maßnahmen zur Sicherung des elektro-optischen Bauteils erforderlich sind.

20 Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß das elektro-optische Bauteil eine rechteckige Grundfläche hat und die Vertiefung durch eine kreisförmige Aufnahmefräsbohrung gebildet ist, deren Abmessungen kleiner sind als die Diagonalen der Grundfläche, und 25 daß vier Justierbohrungen vorgesehen sind, die den Ecken des Bauteils zugeordnet sind und deren Schnittkanten mit der Wandung der Aufnahmefräsbohrung zur präzisen Ausrichtung des Bauteils dienen. Mittels der Aufnahmefräsbohrung kann die Vertiefung des elektro-optischen Bauteils in sehr präziser Weise mit einer ebenen Grundfläche 30 ausgebildet werden. Die Justierbohrungen ermöglichen es dann, das elektro-optische Bauteil in einer präzisen Ausrichtung in der Aufnahmefräsbohrung zu halten.

35 Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß das elektro-optische Bauteil ein Licht ohne Vorzugsrichtung senkrecht zur Oberfläche abgebendes Bauteil ist und die Wandung der Vertiefung einen Parabolreflektor bildet, der das abgegebene Licht zum optischen Bauteil des Substrats hin bündelt. Elektro-optische Bauteile, die das

Licht ohne eine Vorzugsrichtung abstrahlen, sind insbesondere LED-Chips. Das von dem LED-Chip abgegebene Licht, das außerhalb des Akzeptanzwinkels des zugeordneten optischen Bauteils abgestrahlt wird, ginge verloren, wenn nicht beispielsweise der Parabolreflektor zur Strahlformung verwendet wird. Ein solcher Parabolreflektor ersetzt
5 eine Sammellinse, die alternativ eingesetzt werden könnte, jedoch einen sehr viel höheren Herstellungsaufwand bedeutet. Die reflektierende Schicht des Parabolreflektors kann auf besonders einfache Weise von der Metallisierung gebildet werden, die auf die Leiterplatte
10 aufgebracht wird, um auch die Leiterbahnen auszubilden.

Als optisches Bauteil kann beispielsweise eine Lichtleitfaser verwendet werden, deren Außenkontur die Positioniergestaltung bildet, und die mit der Positioniergestaltung zusammenwirkende Justier-
15 gestaltung der Leiterplatte kann durch eine Führungsnut für die Lichtleitfaser gebildet sein, in der diese aufgenommen ist. Bei dieser Ausführungsform der Erfindung wird also das optische Bauteil unmittelbar durch seine nach Art einer Mikrostruktur mit der erforderlichen Präzision ausgebildete Außengeometrie an der
20 Justiergestaltung und damit relativ zu dem elektro-optischen Bauteil der Leiterplatte ausgerichtet, so daß die gewünschte Kopplung zwischen dem elektro-optischen und dem optischen Bauteil erhalten wird. Die Führungsnut ist vorzugsweise mit einem V-förmigen Querschnitt
ausgebildet.

25 Alternativ kann das optische Bauteil an einem Substrat angeordnet sein, an dem die Positioniergestaltung ausgebildet ist, die mikrostrukturiert ist. Bei dieser Ausführungsform der Erfindung wird das optische Bauteil also mittelbar unter Zwischenschaltung des
30 Substrates relativ zu dem elektro-optischen Bauteil ausgerichtet. Dies empfiehlt sich insbesondere dann, wenn das optische Bauteil ein Wellenleiter oder ein Spiegel ist. In diesen Fällen benötigen die optischen Bauteile das Substrat quasi als Trägerstruktur. Der Wellenleiter wird nämlich üblicherweise in einem Wellenleitergraben im
35 Substrat ausgebildet, und der Spiegel kann durch eine reflektierend gestaltete Fläche mit geeigneter geometrischer Struktur gebildet sein, so daß beispielsweise ein Hohlspiegel bereitgestellt ist, der in ähnlicher Weise wie ein Parabolreflektor das von dem elektro-optischen

Bauteil bereitgestellte Licht zu einem weiteren optischen Bauteil hin bündelt, beispielsweise die Stirnfläche einer Lichtleitfaser.

Ein erfindungsgemäßes Verfahren zum Herstellen einer Baugruppe aus
5 einer Leiterplatte, an der mindestens ein elektro-optisches Bauteil
angeordnet ist, und einem optischen Bauteil, das mit dem elektro-
optischen Bauteil gekoppelt ist, enthält die folgenden Schritte: Es
wird ein Leiterplatten-Rohling bereitgestellt, wobei eine Vertiefung
zur Aufnahme des elektro-optischen Bauteils und eine dreidimensionale
10 Justiergestaltung gebildet werden. Dann wird der Leiterplatten-Rohling
fertiggestellt, indem er partiell metallisiert wird, so daß eine
Leiterplatte gebildet ist. Anschließend wird das elektro-optische
Bauteil in der Vertiefung angeordnet und an die Leiterbahn
angeschlossen. Ferner wird separat von der Leiterplatte ein optisches
15 Bauteil bereitgestellt, an dem eine dreidimensionale Positionier-
gestaltung vorgesehen ist. Schließlich werden die Leiterplatte und das
optische Bauteil zusammengefügt, wobei die Justier- und die
Positioniergestaltung ineinander eingreifen und zu einer präzisen
Ausrichtung von Leiterplatte und optischem Bauteil relativ zueinander
20 führen. Abschließend werden die Leiterplatte und optische Bauteil
aneinander befestigt. Dieses Verfahren ermöglicht es, die Baugruppe
besonders wirtschaftlich zu fertigen, da, wie dies vorzugsweise
vorgesehen ist, sowohl das elektro-optische Bauteil der Leiterplatte
als auch das optische Bauteil vor dem Verbinden von Leiterplatte und
25 optischem Bauteil separat auf ihre korrekte Funktion getestet werden
können. Falls eine korrekte Funktion nicht feststellbar ist, gehört
nur die entsprechende Unterbaugruppe zum Ausschuß, so daß die
Gesamtausschußrate des Verfahrens erheblich verbessert wird. Die zur
Kopplung zwischen dem elektro-optischen Bauteil und dem optischen
30 Bauteil erforderliche genaue Ausrichtung der Bauteile relativ
zueinander wird quasi automatisch passiv durch das Eingreifen von
Justiergestaltung und Positioniergestaltung ineinander erhalten.

Wenn der Leiterplatten-Rohling spritzgegossen wird, wie dies gemäß
35 einer bevorzugten Ausführungsform vorgesehen ist, werden die Ver-
tiefung zur Aufnahme des elektro-optischen Bauteils und die dreidimen-
sionale Justiergestaltung von der Spritzgußform abgeformt, so daß sie
ohne weitere Bearbeitungsschritte mit der erforderlichen Präzision

erhalten werden.

5 Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß die Leiterplatte zum Anordnen des elektro-optischen Bauteils in der Vertiefung erwärmt wird. Die beim Erwärmen auftretende Wärmeausdehnung ermöglicht es, das Bauteil frei in die Vertiefung einzusetzen. Die beim Abkühlen auftretende Schrumpfung führt dann dazu, daß das elektro-optische Bauteil mit einer geeigneten Preßpassung sicher und zuverlässig in der Vertiefung gehalten ist, ohne daß weitere Schritte
10 erforderlich sind. Alternativ ist auch möglich, die Leiterplatte zum Anordnen des elektro-optischen Bauteils in der Vertiefung derart zu biegen, daß sich die Vertiefung nach außen erweitert. Wenn die Leiterplatte dann mit eingesetztem elektro-optischen Bauteil wieder in ihre Ausgangsstellung zurückkehrt, legen sich die Wände der Vertiefung
15 fest an das elektro-optische Bauteil an, das dann auf diese Weise fest in der Vertiefung gehalten wird.

20 Gemäß einer bevorzugten Ausführungsform ist vorgesehen, daß die Leiterplatte und optische Bauteil unmittelbar miteinander verklebt werden. Auf diese Weise werden die Leiterplatte und das optische Bauteil zuverlässig miteinander verbunden, wobei der Klebstoff zusätzlich dazu benutzt werden kann, einen eventuellen Freiraum zwischen den einander zugeordneten Flächen des elektro-optischen Bauteils und des optischen Bauteils auszufüllen. Dies ist nicht
25 unbedingt erforderlich, erhöht jedoch die Qualität der Kopplung zwischen beiden Bauteilen, wenn der Klebstoff aus hochtransparentem Material besteht und den Freiraum im Strahlengang zwischen dem elektro-optischen und dem optischen Bauteil vollständig ausfüllt.

30 Gemäß einer alternativen Ausführungsform ist vorgesehen, daß das optische Bauteil an einem Substrat angebracht ist, an dem die Positioniergestaltung ausgebildet wird und das mit der Leiterplatte verbunden wird. Hierbei ergeben sich mehr Freiheiten hinsichtlich der Art der Verbindung zwischen der Leiterplatte und dem optischen
35 Bauteil. Alternativ zur oben angesprochenen Verklebung kann auch vorgesehen sein, daß die Leiterplatte und das Substrat miteinander verlötet werden. Hierzu kann insbesondere die Metallisierung verwendet werden, die auf die Leiterplatte aufgebracht wird, sowie eine

gegebenenfalls auf das Substrat aufgebrachte Metallisierung, die dort beispielsweise als reflektierende Fläche nach Art eines Spiegels wirkt.

5 Vorteilhafte Ausgestaltungen der Erfindung ergeben sich aus den Unteransprüchen.

10 Die Erfindung wird nachfolgend unter Bezugnahme auf verschiedene Ausführungsformen beschrieben, die in den beigefügten Zeichnungen dargestellt sind. In diesen zeigen:

- Figur 1 in einer schematischen Schnittansicht eine Baugruppe gemäß einer ersten Ausführungsform der Erfindung;

15 - Figur 2 in einer Draufsicht eine bei der Baugruppe von Figur 1 verwendete Leiterplatte vor dem Bestücken mit dem elektro-optischen Bauteil;

20 - Figur 3 in einer Schnittansicht entlang der Linie III-III von Figur 2 die Leiterplatte von Figur 2 nach dem Bestücken mit einem elektro-optischen Bauteil;

25 - Figur 4 in einer Draufsicht ein Siliziummasterteil, das zur Herstellung des Leiterplatten-Rohlings von Figur 2 verwendet wird;

- Figur 5 in einer Schnittansicht entlang der Linie V-V von Figur 4 das Siliziummasterteil von Figur 4;

30 - Figur 6 in einer Schnittansicht entsprechend der Ebene V-V von Figur 4 ein Nickel-Werkstück, das durch Abformen des Siliziummaster-teils von Figur 5 erhalten wurde;

35 - Figur 7 in einer schematischen Draufsicht eine Vertiefung, die zur Aufnahme eines elektro-optischen Bauteils in einer Leiterplatte verwendet werden kann;

- Figur 8 eine Schnittansicht entlang der Linie VIII-VIII von Figur 12;

- Figur 9 in einer schematischen Schnittansicht eine Baugruppe gemäß einer zweiten Ausführungsform der Erfindung;
- 5 - Figur 10 in einer schematischen Schnittansicht eine Baugruppe gemäß einer dritten Ausführungsform der Erfindung;
- Figur 11 in einer schematischen Schnittansicht eine Baugruppe gemäß einer vierten Ausführungsform der Erfindung;
- 10 - Figur 12 in einer schematischen Schnittansicht eine Leiterplatte für eine Baugruppe gemäß einer fünften Ausführungsform der Erfindung;
- Figur 13a in einer schematischen Schnittansicht eine Baugruppe gemäß einer sechsten Ausführungsform der Erfindung;
- 15 - Figur 13b in einer Draufsicht die Baugruppe von Figur 13a;
- Figur 14 in einer schematischen Schnittansicht einen ersten Schritt zum Anordnen des elektro-optischen Bauteils in einer Vertiefung der Leiterplatte;
- 20 - Figur 15 in einer schematischen Schnittansicht einen zweiten Schritt zum Anordnen des elektro-optischen Bauteils in der Vertiefung der Leiterplatte;
- 25 - Figur 16 in einer schematischen Schnittansicht einen alternativen zweiten Schritt zum Anordnen des elektro-optischen Bauteils in einer Vertiefung der Leiterplatte;
- 30 - Figur 17 in einer perspektivischen Explosionsansicht eine Baugruppe gemäß einer siebten Ausführungsform der Erfindung;
- Figur 18 in einer perspektivischen schematischen Ansicht die Baugruppe der siebten Ausführungsform der Erfindung;
- 35 - Figur 19 in einer perspektivischen Explosionsansicht eine Baugruppe gemäß einer achten Ausführungsform der Erfindung; und

- Figur 20 in einer Seitenansicht einen Teil der Baugruppe der achten Ausführungsform der Erfindung.

5 In Figur 1 ist schematisch eine erfindungsgemäße Baugruppe gezeigt. Diese besteht aus einer Leiterplatte 10 und zwei optischen Bauteilen, hier einem Spiegel 54 und einem Wellenleiter 56, die an einem Substrat 50 ausgebildet sind.

10 Die Leiterplatte 10 (siehe auch die Figuren 2 und 3) wird bevorzugt in einem Abformverfahren, insbesondere in Spritzgußtechnik, hergestellt. Auf diese Weise wird auf der Oberfläche der Leiterplatte eine Justiergestaltung 12 abgeformt, die hier aus einem erhabenen Justierkreuz besteht. Ferner wird in ihrer Oberfläche eine Vertiefung 14 abgeformt, die zur Aufnahme eines elektro-optischen Bauteils 16
15 dient. Das elektro-optische Bauteil kann insbesondere ein elektro-optischer Chip sein, beispielsweise eine Laserdiode, eine LED, ein VCSEL-Chip oder ein Photodetektor. Sowohl das Justierkreuz 12 als auch die Vertiefung 14 sind hinsichtlich ihrer geometrischen Form als auch ihrer Anordnung relativ zueinander präzise mikrostrukturiert. Dies
20 bedeutet, daß eine gewünschte Geometrie mit einer sehr hohen Genauigkeit in der Größenordnung von $1\text{ }\mu\text{m}$ eingehalten wird.

Auf der Oberfläche der Leiterplatte 10 werden weiterhin zwei Nuten 18 abgeformt, die später zur Ausbildung von Leiterbahnen dienen. An
25 einem Ende der Nuten 18 sind Bohrungen 20 zur Aufnahme von Kontaktstiften 22 vorgesehen.

Um ausgehend von dem in Figur 2 gezeigten Leiterplatten-Rohling 10' eine fertige Leiterplatte zu erhalten, muß die Oberfläche des
30 Leiterplatten-Rohlings 10' in den gewünschten Bereichen mit einer Metallisierung versehen werden. Zu diesem Zweck wird der Rohling zuerst plasmagereinigt, und anschließend wird die Oberfläche durch ein chemisches Verfahren oder ein Vakuumaufdampfverfahren metallisiert. Die auf diese Weise auf der Oberfläche ausgebildete Metallisierung ist
35 sehr dünn, so daß sie problemlos auf allen hochstehenden Bereichen, also allen Bereichen abgesehen von der Vertiefung 14 und den Gräben 18, abpoliert oder abgeschliffen werden kann. Anschließend wird die

dünne Metallschicht durch ein chemisches oder ein galvanisches Verfahren verstärkt, wobei vorher die Kontaktstifte 22 in den Bohrungen 20 angeordnet wurden. Auf diese Weise wird in jeder Nut 18 eine Leiterbahn 24 ausgebildet, die mit dem entsprechenden Kontaktstift 22 in elektrischer Verbindung steht. Zusätzlich kann am Boden der Vertiefung 14 eine Metallschicht 26 ausgebildet werden, die als Kühlkörper für das später in die Vertiefung 14 eingesetzte elektro-optische Bauteil dient. Der Kühlkörper erstreckt sich in einen Ansatz 14a der Vertiefung hinein, so daß eine größere Fläche für die Kühlwirkung zur Verfügung steht. Für die Wirkung als Kühlkörper ist es erforderlich, die Metallschicht mit einer größeren Dicke auszuführen als für die Bildung der Leiterbahnen 24. Zu diesem Zweck können unterschiedliche Spannungen an die Metallisierungen in den Nuten 18 bzw. am Boden der Vertiefung 14 angelegt werden, um unterschiedliche Materialmengen dort abzuscheiden.

Abschließend wird das elektro-optische Bauteil 16 in die Vertiefung 14 eingesetzt und durch je einen Bonddraht 28 mit den beiden Leiterbahnen 24 verbunden. Es ist auch möglich, den elektrischen Anschluß durch Leitkleben zu erhalten.

Alternativ kann auch der Kühlkörper 26 als ein elektrischer Anschluß des elektro-optischen Bauteils 16 verwendet werden. In diesem Fall wird die Unterseite des Bauteils 16 mit dem Kühlkörper 26 durch Verlöten oder Leitkleben elektrisch leitend verbunden. Dann ist nur ein Bonddraht 18 erforderlich, um den zweiten Anschluß des elektro-optischen Bauteils über eine der Leiterbahnen 18 auszubilden. Unabhängig von der Art des elektrischen Anschlusses des elektro-optischen Bauteils muß eine gut wärmeleitende Verbindung mit dem Kühlkörper 26 gewährleistet werden.

Das elektro-optische Bauteil 16 ist nun präzise relativ zum Justierkreuz 12 angeordnet.

Soll auf der Leiterplatte auch eine elektrische Signalverarbeitung vorgenommen werden, können in gleicher Weise zusätzlich Halbleiterchips mit rein elektronischer Funktion wie Treiber oder Vorverstärker und andere Elektronikkomponenten eingesetzt und angeschlossen werden.

Für rein elektronische Chips ist es allerdings nicht erforderlich, diese mit der Genauigkeit relativ zum Justierelement anzuordnen, mit der der elektro-optische Chip angeordnet wurde.

5 Am Substrat 50 ist eine Positioniergestaltung 52 ausgebildet, die aus einer zur Justiergestaltung 12 der Leiterplatte inversen geometrischen Struktur besteht, hier also aus einem vertieft ausgebildeten Justierkreuz. Das Substrat 50 ist ferner mit den beiden oben kurz angesprochenen optischen Bauteilen Spiegel 54 und Wellenleiter 56
10 versehen. Der Wellenleiter kann durch bekannte Verfahren der Mikrostrukturtechnik ausgebildet werden, und der Spiegel 54 kann von einer auf eine geneigte Fläche des Substrates aufgetragenen Metallisierung gebildet sein.

15 Die Positioniergestaltung 52 ist in gleicher Weise wie die Justiergestaltung 12 mikrostrukturiert, und die beiden optischen Bauteile 54 und 56 des Substrats sind relativ zur Positioniergestaltung präzise angeordnet.

20 Die Baugruppe wird dann erhalten, indem die Leiterplatte 10 und das Substrat 50 zusammengefügt werden. Dabei kommt es aufgrund eines Eingreifens von Justiergestaltung 12 und Positioniergestaltung 52 ineinander zu einer präzisen Ausrichtung von Leiterplatte und Substrat und somit der an diesen angebrachten Bauteile relativ zueinander. Das
25 elektro-optische Bauteil 16 der Leiterplatte befindet sich somit in der Stellung, die für eine optische Kopplung mit dem Spiegel 54 und dem Wellenleiter 56 erforderlich ist. Dies ist durch einen schematisch dargestellten Strahlengang 60 angedeutet.

30 Abschließend werden die Leiterplatte 10 und das Substrat 50 miteinander verbunden. Dies kann beispielsweise durch Verlöten erfolgen, wobei dazu vorteilhafterweise metallisierte Bereiche an der Leiterplatte 10 und dem Substrat 50 verwendet werden. Vorzugsweise werden
35 die Leiterplatte und das Substrat miteinander verklebt, wobei bei geeigneter Wahl des Klebstoffs der Freiraum zwischen dem elektro-optischen Bauteil der Leiterplatte und dem optischen Bauteil des Substrates im Bereich des Strahlengangs zwischen den beiden Bauteilen vollständig mit einem hochtransparenten Klebstoff ausgefüllt werden

kann, um die optische Kopplung zu verbessern.

Da der in Figur 2 gezeigte Leiterplatten-Rohling 10' gleichzeitig erhabene und vertiefte Strukturen trägt, kann das Werkzeug zu seiner Herstellung nicht durch die auf dem Gebiet der integrierten Optik weit verbreitete Mikrostrukturtechnik hergestellt werden, da diese in der Regel keinen Materialauftrag ermöglicht. Es muß daher auf die Technik des galvanischen Umkopierens zurückgegriffen werden, mit der erhabene und vertiefte Strukturen ausgebildet werden können. Zusätzlich besteht das Problem, die Vertiefung 14 in der Leiterplatte mit senkrechten Wänden ausbilden zu müssen. Dies ist mit den meisten verfügbaren Technologien nicht machbar, abgesehen vom LIGA-Verfahren, was jedoch sehr teuer ist.

In den Figuren 4 bis 6 ist dargestellt, wie das Werkzeug zum Abformen des Leiterplatten-Rohlings erhalten werden kann. In Figur 4 ist ein Siliziummasterteil 10'' gezeigt, dessen zum Leiterplatten-Rohling 10' inverse Oberfläche mit Mitteln der Silizium-Mikromechanik ausgebildet wurde. Das auf dem Leiterplatten-Rohling 10' erhabene ausgebildete Justierkreuz 12 wird als vertieftes Justierkreuz 12'' ausgebildet (durch KOH-Ätzung), und die am Leiterplatten-Rohling 10' vertieft ausgebildeten Nuten 18 für die Leiterbahnen werden lokal erhaben ausgebildet, indem die außenliegenden Randbereiche der vertieften Strukturen durch RIE-Abätzung entfernt werden. In der Schnittansicht entlang der Ebene V-V von Figur 4 ist daher zu sehen, daß die außenliegenden Randbereiche der am Leiterplatten-Rohling 10' auszubildenden Vertiefung 14 weggeätzt wurden, so daß die später der Vertiefung 14 entsprechenden Bereiche 14'' erhaben erscheinen, und zwar gegenüber der lokalen Umgebung.

Das Siliziummasterteil 10'' wird nun galvanisch einfach (oder ungeradzahlig oft) umkopiert, so daß das in Figur 6 gezeigte Werkzeug 10''' aus Nickel entsteht, das erster, dritter, ... Generation ist. Dieses Werkzeug kann nun mit einer NC-Bohr- und Fräsmaschine in der gewünschten Weise strukturiert werden. In den Figuren 7 und 8 ist ein Beispiel für die Vertiefung 14 zur Aufnahme des elektro-optischen Bauteils gezeigt. Die Vertiefung 14 wird durch eine große Aufnahmebohrung gebildet, die als Fräsbohrung mit gerader Bodenfläche bis zu einem

Durchmesser von ca. 300 μm derzeit technisch realisierbar ist. Die auf diese Weise gebildete zylindrische Wandung 14' hat einen Durchmesser, der kleiner ist als eine Diagonale des elektro-optischen Bauteils, das später in der Vertiefung 14 aufgenommen werden soll. An den Stellen, an denen später die Ecken des elektro-optischen Bauteils zu liegen kommen, wird jeweils eine Justierbohrung mit einem Durchmesser ausgebildet, der kleiner ist als der Durchmesser der Aufnahmebohrung und insbesondere Wert von unter 100 μm haben kann. Die Justierbohrungen und die Aufnahmebohrung überlappen sich, so daß sich auch die Wandungen 14'' der Justierbohrungen mit der Wandung 14' der Aufnahmebohrungen schneiden. Die dabei entstehenden, insgesamt acht Schnittkanten dienen zur präzisen Ausrichtung des elektro-optischen Bauteils in der Vertiefung 14, indem jeweils zwei Schnittkanten auf der einen und der anderen Seite jeder Ecke des elektro-optischen Bauteils angreifen.

In Figur 8 ist sehr gut die ebene Grundfläche zu sehen, die auf diese Weise ausgebildet wird und später zur präzisen Anordnung des elektro-optischen Bauteils in der Vertiefung dient. In Figur 7 sind mit dem Bezugszeichen 16' die Ränder des in der Vertiefung 14 aufgenommenen Bauteils angedeutet. Hier ist beispielhaft ein Bauteil mit quadratischer Grundfläche gezeigt; in gleiche Weise könnte auch ein Bauteil mit allgemein rechteckiger Grundfläche verwendet werden. In diesem Fall müßte nur die Aufnahmebohrung mit einer langloch-ähnlichen Form ausgebildet werden.

In Figur 9 ist eine zweite Ausführungsform einer erfindungsgemäßen Baugruppe gezeigt. Hier werden zwei Substrate 50 verwendet, wobei eines einen Spiegel 54 und das andere einen Wellenleiter 56 trägt. Jedes Substrat ist mit einer Positioniergestaltung 52 versehen, so daß die beiden optischen Bauteile 54, 56 optimal ausgerichtet werden und das elektro-optische Bauteil 16 durch Stirnflächenkopplung über den Spiegel 54 mit dem Wellenleiter 56 verbunden wird.

In Figur 10 ist eine dritte Ausführungsform einer erfindungsgemäßen Baugruppe gezeigt. Hier wird als optisches Bauteil zum einen ein Spiegel 54 eingesetzt, der durch eine metallisierte Fläche des Substrates 50 gebildet ist. Da es sich bei dieser Aus-

föhrungsform beim Substrat 50 um kein integriert-optisches Substrat handelt, kann das Substrat 50 beispielsweise als Spritzgußteil mit der erforderlichen Präzision hergestellt werden.

5 Zum anderen wird als optisches Bauteil eine Lichtleitfaser 58 eingesetzt, die über den Spiegel 54 mit dem elektro-optischen Bauteil 16 durch Stirnflächenkopplung gekoppelt ist. Die Lichtleitfaser 58 ist in einer Führungsnut in der Leiterplatte aufgenommen. Dabei dient die
10 Lichtleitfaser 58 dient als Positionierungsgestaltung, die im Zusammenwirken mit der Justierungsgestaltung die Lichtleitfaser relativ zum Spiegel 54 und dem elektro-optischen Bauteil 16 präzise ausrichtet.

15 In Figur 11 ist eine vierte Ausführungsform einer erfindungsgemäßen Baugruppe gezeigt. Bei dieser Ausführungsform ist der Spiegel 54 am Substrat 50 als Hohlspiegel ausgebildet, so daß er zur Strahlformung verwendet werden kann. Dies ist dann vorteilhaft, wenn das verwendete elektro-optische Bauteil 16 Licht ohne Vorzugsrichtung senkrecht zur Oberfläche abstrahlt, wie dies beispielsweise bei einem
20 LED-Chip der Fall ist. Die zur Herstellung des Spiegels 54 erforderliche gekrümmte Fläche am Substrat 50 kann beispielsweise durch Abformen in einem Spritzgußverfahren erzielt werden.

25 In Figur 12 ist eine Leiterplatte für eine Baugruppe gemäß einer fünften Ausführungsform der Erfindung gezeigt. Bei dieser Ausführungsform wird zur Strahlformung ein parabolförmiger Reflektor 32 verwendet, der durch die geeignet geformte Wandung der Vertiefung 14 gebildet ist, in die das elektro-optische Bauteil 16 eingesetzt ist. Die parabolförmige Oberfläche kann leicht durch Verwendung eines
30 entsprechend geschliffenen Fräasers zur Nachbearbeitung der Fräsbohrung erzielt werden, wie sie grundsätzlich aus den Figuren 7 und 8 bekannt ist. Die reflektierende Beschichtung des Reflektors 32 kann mittels der Metallisierung erzielt werden, die zur Herstellung der Leiterbahnen 24 aufgebracht wird. Zu beachten ist hierbei, daß die zum
35 Anschließen des elektro-optischen Bauteils 26 verwendeten Bonddrähte 28 sorgfältig angeordnet werden müssen, um einen Kurzschluß zu verhindern. Auch bei dieser Ausführungsform ist das elektro-optische Bauteil 16 mit einem Kühlkörper 26 verklebt, der am Boden der

Vertiefung 14 ausgebildet ist.

5 In den Figuren 13a und 13b ist eine Baugruppe gemäß einer sechsten Ausführungsform gezeigt. Bei dieser Ausführungsform ist in die Vertiefung 14 als elektro-optisches Bauteil eine Kantenemitter-Laserdiode 16 eingesetzt. Diese ist unmittelbar, also ohne dazwischengeschaltete Spiegel, etc. mit dem optischen Bauteil gekoppelt, das hier als Lichtleitfaser 58 ausgestaltet ist. Als Justiergestaltung dient eine Führungsnut 12 mit V-förmigem Querschnitt. Als Positionierungsgestaltung dient die Außenkontur 52 der Lichtleitfaser 58, die mit der erforderlichen Präzision geformt ist, um die erforderliche Ausrichtung relativ zur Kantenemitter-LD zu erhalten.

15 In den Figuren 14 bis 16 sind Verfahrensschritte gezeigt, wie das elektro-optische Bauteil 16 sicher und zuverlässig in der Vertiefung 14 der Leiterplatte 10 aufgenommen werden kann. In Figur 14 sind die Leiterplatte 10 und das elektro-optische Bauteil 16 im Ausgangszustand gezeigt. Die Abmessungen der Vertiefung 14 sind geringfügig kleiner als die Abmessungen des elektro-optischen Bauteils 16.

20 In Figur 15 ist die Leiterplatte 10 von ihrer Ausgangstemperatur, die beispielsweise 20°C betragen kann, auf eine Temperatur von beispielsweise 100°C erwärmt. Die dabei auftretende Wärmeausdehnung sorgt dafür, daß die Abmessungen der Vertiefung 14 zunehmen, so daß das elektro-optische Bauteil nunmehr problemlos in die Vertiefung eingesetzt werden kann. Wenn die Leiterplatte 10 wieder auf ihre Ausgangstemperatur abgekühlt ist, haben sich aufgrund der dabei auftretenden Materialschrumpfung die Wände der Vertiefung 14 an das elektro-optische Bauteil 16 angelegt, so daß dieses mit einer
25
30 Preßpassung zuverlässig in der Vertiefung 14 gehalten ist. Es sind somit keine weiteren Maßnahmen erforderlich, um das elektro-optische Bauteil an der Leiterplatte 10 zu befestigen.

35 In Figur 16 ist die Leiterplatte in einem geringfügig gebogenen Zustand gezeigt. Dabei weitet sich die Vertiefung 14 auf, so daß das elektro-optische Bauteil 16 nunmehr in diese eingesetzt werden kann. Nachdem die Leiterplatte 10 elastisch in ihren Ausgangszustand zurückgekehrt ist, ist das elektro-optische Bauteil 16 durch eine

Preßpassung in der Vertiefung 14 gehalten. Diese Art der Anbringung ist jedoch nur dann geeignet, wenn die Leiterplatte 10 eine ausreichende Elastizität aufweist.

5 In den Figuren 17 und 18 ist eine Baugruppe gemäß einer siebten Ausführungsform der Erfindung gezeigt. Bei dieser Ausführungsform ist die Leiterplatte 10 mit großflächigen Kontaktbereichen 70 versehen, die durch eine geeignete Metallisierung erzeugt wurden. Die
10 Leiterplatte kann mit den Kontaktbereichen in einen SIMM-Stecker eingesteckt werden in einer Weise, die vergleichbar ist mit heutigen Computer-Mainboards.

In den Figuren 19 und 20 ist eine Baugruppe gemäß einer achten Ausführungsform der Erfindung gezeigt. Bei dieser Ausführungsform
15 dient die Nut 18 im Substrat 50, in der der Wellenleiter ausgebildet wird, als Positioniergestaltung 52 für die einzusetzende Leiterplatte 10. Diese ist mit Justiergestaltungen 12 versehen, die durch die Außenkanten eines Fortsatzes gebildet sind. In diesem Fortsatz ist der
20 Parabolspiegel 54 angeordnet, in dessen Innenraum ein Sendechip 16 angeordnet ist. Diese Ausführungsform zeichnet sich dadurch aus, daß keine separaten Positioniergestaltungen erforderliche sind, sondern daß die Wänden der Nut 18, die bereits mit hoher Genauigkeit strukturiert sind, die Ausrichtung der Leiterplatte gewährleisten.

25 Ein wichtiges Merkmal, das allen gezeigten Ausführungsformen gemeinsam ist, liegt darin, daß sowohl die Leiterplatte 10 mit den an ihr angeordneten Bauteilen, insbesondere dem elektro-optischen Bauteil 16, als auch das optische Bauteil gegebenenfalls mit dem Substrat 50, an dem es angebracht ist, separate Unterbaugruppen bilden, die
30 unabhängig voneinander auf korrekte Funktion getestet werden können. Dies bedeutet, daß im Falle einer Fehlfunktion einzelner Teile nur die entsprechende Unterbaugruppe zum Ausschluß gehört und nicht die gesamte Baugruppe.

35 Gemäß einer nicht gezeigten Weiterbildung der Erfindung ist es möglich, das Substrat als Stecker auszubilden, der die optischen Bauteile beispielsweise in der Form von Lichtleitfasern trägt und auf die geeignet strukturierte Leiterplatte aufgesteckt werden kann.

Ein weiterer Vorteil besteht darin, daß auf der Fläche der Leiterplatte zusätzlich zu den Justiergestaltung weitere Raststrukturen für unterschiedliche Bauteile vorgesehen sein können, beispielsweise V-förmige Nuten, so daß auf der Leiterplatte der präzise Aufbau von stoßgekoppelten integriert-optischen Bauteilen, von Faser- und Faserbändchensteckern oder von Faser- und Faserbändchen möglich ist.

Patentansprüche

1. Baugruppe aus einer Leiterplatte (10) und einem optischen Bauteil (54, 56, 58), wobei die Leiterplatte (10) mit mindestens einem elektro-optischen Bauteil (16), mindestens einer Leiterbahn (24) für den Anschluß des elektro-optischen Bauteils (16) sowie einer dreidimensionalen, mikrostrukturierten Justiergestaltung (12) versehen ist, relativ zu der das elektro-optische Bauteil (16) präzise angeordnet ist, und wobei eine dreidimensionale Positionierungsgestaltung (52) an dem optischen Bauteil (54, 56, 58) vorgesehen ist, die mit der Justiergestaltung (12) der Leiterplatte (10) derart zusammenwirkt, daß das optische Bauteil (54, 56, 58) mit dem elektro-optischen Bauteil (16) der Leiterplatte (10) präzise gekoppelt ist.
2. Baugruppe nach Anspruch 1, dadurch gekennzeichnet, daß die Leiterplatte (10) ein Spritzgußteil ist, das partiell mit einer Metallisierung versehen ist.
3. Baugruppe nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Justiergestaltung aus einem erhabenen Justierkreuz (12) besteht.
4. Baugruppe nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das elektro-optische Bauteil (16) in einer mikrostrukturierten Vertiefung (14) in der Leiterplatte (10) aufgenommen ist.
5. Baugruppe nach Anspruch 4, dadurch gekennzeichnet, daß am Boden der Vertiefung (14) ein Kühlkörper (26) angeordnet ist.
6. Baugruppe nach Anspruch 4, dadurch gekennzeichnet, daß der

Kühlkörper (26) elektrisch leitend ist und mit dem elektro-optischen Bauteil (16) in elektrisch leitender Verbindung steht, so daß er als Anschluß für das elektro-optische Bauteil (16) dient.

5 7. Baugruppe nach einem der Ansprüche 4 bis 6, dadurch gekennzeichnet, daß eine Preßpassung zwischen dem elektro-optischen Bauteil (16) und der Vertiefung (14) der Leiterplatte vorliegt.

10 8. Baugruppe nach einem der Ansprüche 4 bis 7, dadurch gekennzeichnet, daß das elektro-optische Bauteil (16) eine rechteckige Grundfläche hat und die Vertiefung durch eine kreisförmige Aufnahme-
fräsbohrung (14') gebildet ist, deren Abmessungen kleiner sind als die Diagonalen der Grundfläche, und daß vier Justierbohrungen (14'') vorgesehen sind, die den Ecken des elektro-optischen Bauteils (16)
15 zugeordnet sind und deren Schnittkanten mit der Wandung der Aufnahme-
fräsbohrung zur präzisen Ausrichtung des elektro-optischen Bauteils (16) dienen.

20 9. Baugruppe nach einem der Ansprüche 4 bis 8, dadurch gekennzeichnet, daß das elektro-optische Bauteil (16) ein Licht ohne Vorzugsrichtung senkrecht zur Oberfläche abgebendes Bauteil ist und die Wandung der Vertiefung einen Parabolreflektor (32) bildet, der das
abgegebene Licht zum optischen Bauteil (54, 56, 58) hin bündelt.

25 10. Baugruppe nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das optische Bauteil eine Lichtleitfaser (58) ist, deren Außenkontur die Positioniergestaltung (52) bildet, und daß die
mit der Positioniergestaltung (52) zusammenwirkende Justiergestaltung (12) der Leiterplatte (10) durch eine Führungsnut (12) für die
30 Lichtleitfaser (58) gebildet ist, in der diese aufgenommen ist.

35 11. Baugruppe nach einem Ansprüche 1 bis 9, dadurch gekennzeichnet, daß das optischen Bauteil (54, 56) an einem Substrat (50) angeordnet ist, an dem die Positioniergestaltung (52) ausgebildet ist, die mikrostrukturiert ist.

12. Baugruppe nach Anspruch 11, dadurch gekennzeichnet, daß das optische Bauteil des Substrats (50) ein Wellenleiter (56) ist.

13. Baugruppe nach Anspruch 11, dadurch gekennzeichnet, daß das optische Bauteil des Substrats (50) ein Spiegel (54) ist.

5 14. Baugruppe nach Anspruch 13, dadurch gekennzeichnet, daß der Spiegel ein Hohlspiegel (54) ist.

10 15. Baugruppe nach Anspruch 2, dadurch gekennzeichnet, daß die Leiterplatte (10) mit großflächigen Kontaktbereichen (70) versehen ist, auf die ein Stecker aufgesteckt werden kann.

16. Verfahren zum Herstellen einer Baugruppe aus einer Leiterplatte (10), an der mindestens ein elektro-optisches Bauteil (16) angeordnet ist, und einem optischen Bauteil (54, 56, 58), das mit dem elektro-optischen Bauteil (16) gekoppelt ist, enthaltend die folgenden Schritte:

- 15 - es wird ein Leiterplatten-Rohling (10') bereitgestellt, wobei eine Vertiefung (14) zur Aufnahme des elektro-optischen Bauteils (16) und eine dreidimensionale, mikrostrukturierte Justiergestaltung (12) ausgebildet werden;
- 20 - der Leiterplatten-Rohling (10') wird fertiggestellt, indem er partiell metallisiert wird, so daß eine Leiterbahn (24) gebildet ist;
- das elektro-optische Bauteil (16) wird in der Vertiefung (14) angeordnet und an die Leiterbahn (24) angeschlossen;
- 25 - es wird separat von der Leiterplatte (10) ein optisches Bauteil (54, 56, 58) bereitgestellt, an dem eine dreidimensionale Positioniergestaltung (52) vorgesehen ist;
- die Leiterplatte (10) und das optische Bauteil (54, 56, 58) werden zusammengefügt, wobei die Justier- und die Positioniergestaltung (12, 52) ineinander eingreifen und zu einer präzisen Ausrichtung von Leiterplatte (10) und optischem Bauteil (54, 56, 58) relativ zueinander führen;
- 30 - die Leiterplatte (10) und das optische Bauteil (54, 56, 58) werden aneinander befestigt.

35 17. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß der Leiterplatten-Rohling (10') spritzgegossen wird, wobei die Vertiefung (14) zur Aufnahme des elektro-optischen Bauteils (16) und die drei-

dimensionale Justiergestaltung (12) abgeformt werden.

18. Verfahren nach einem der Ansprüche 16 und 17, dadurch gekennzeichnet, daß die Leiterplatte (10) zum Anordnen des elektro-
5 optischen Bauteils (16) in der Vertiefung erwärmt wird.

19. Verfahren nach einem der Ansprüche 16 und 17, dadurch gekennzeichnet, daß die Leiterplatte (10) zum Anordnen des elektro-optischen
10 Bauteils (16) in der Vertiefung (14) derart gebogen wird, daß sich die Vertiefung (14) nach außen erweitert.

20. Verfahren nach einem der Ansprüche 16 bis 19, dadurch gekennzeichnet, daß die Leiterplatte (10) und das optische Bauteil (58)
15 unmittelbar miteinander verklebt werden.

21. Verfahren nach einem der Ansprüche 16 bis 19, dadurch gekennzeichnet, daß das optische Bauteil (54, 56) an einem Substrat
(50) angebracht ist, an dem die Positioniergestaltung (52) ausgebildet
20 wird und das mit der Leiterplatte (10) verbunden wird.

22. Verfahren nach Anspruch 21, dadurch gekennzeichnet, daß das
25 Substrat (50) und die Leiterplatte (10) miteinander verklebt werden.

23. Verfahren nach Anspruch 21, dadurch gekennzeichnet, daß das
30 Substrat (50) und die Leiterplatte (10) miteinander verlötet werden.

24. Verfahren nach einem der Ansprüche 16 bis 23, dadurch gekennzeichnet, daß das elektro-optische Bauteil (16) der Leiterplatte
(10) vor dem Verbinden von Leiterplatte (10) und optischem Bauteil
35 (54, 56, 58) auf seine korrekte Funktion getestet wird.

25. Verfahren nach einem der Ansprüche 16 bis 24, dadurch gekennzeichnet, daß das optische Bauteil (54, 56, 58) vor dem
Verbinden von Leiterplatte (10) und optischem Bauteil (54, 56, 58) auf
40 seine korrekte Funktion getestet wird.

Fig. 1

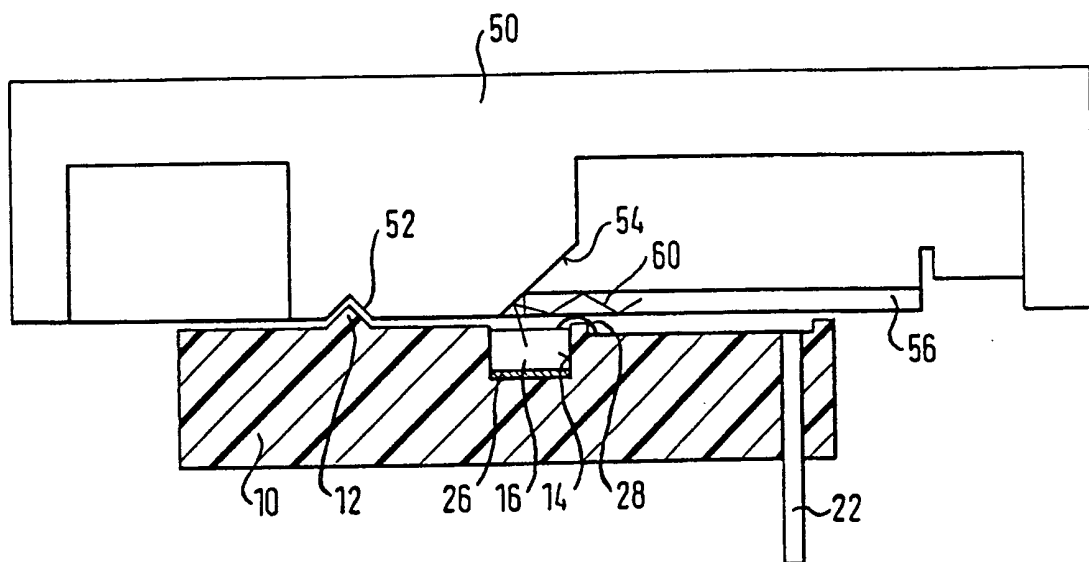


Fig. 2

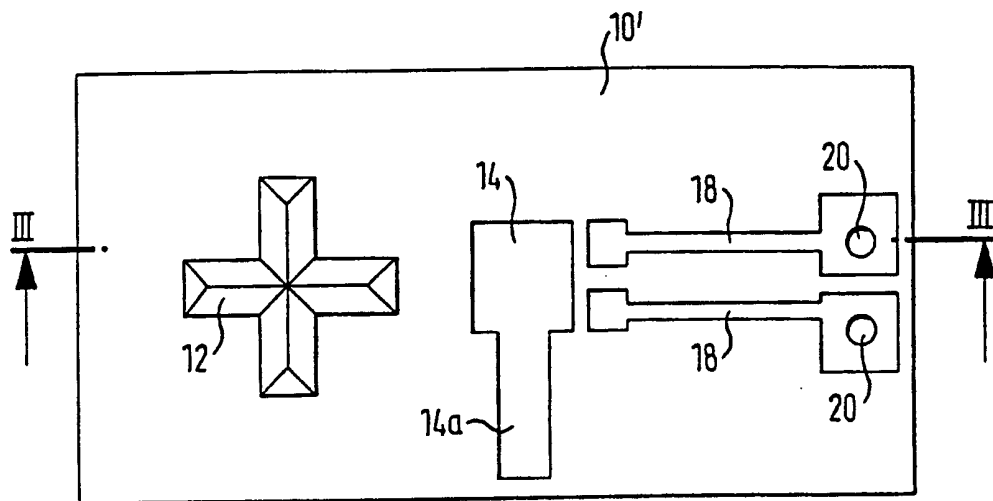


Fig. 3

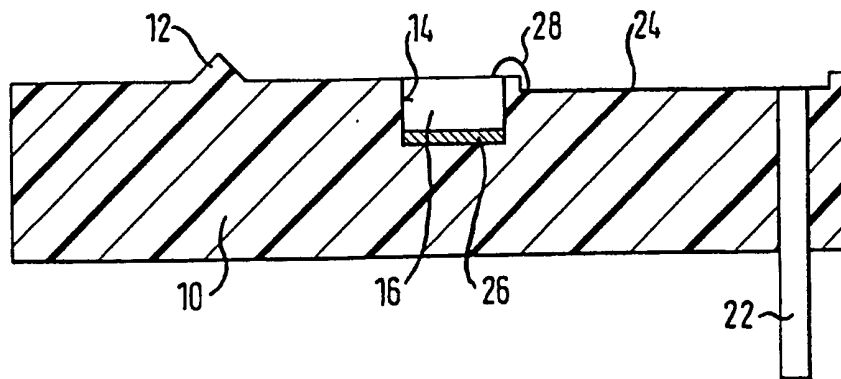


Fig. 4

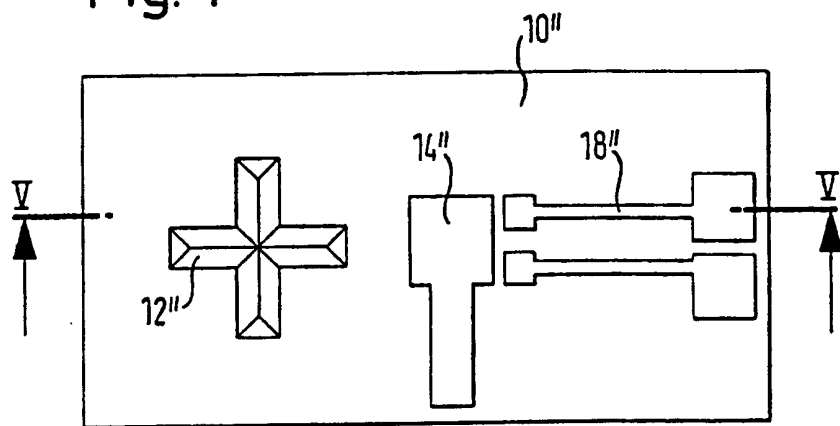


Fig. 5

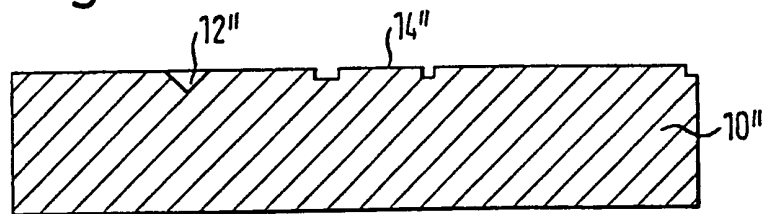


Fig. 6

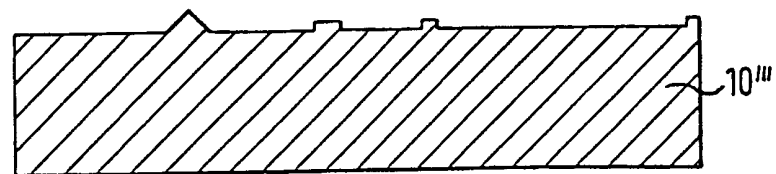


Fig. 7

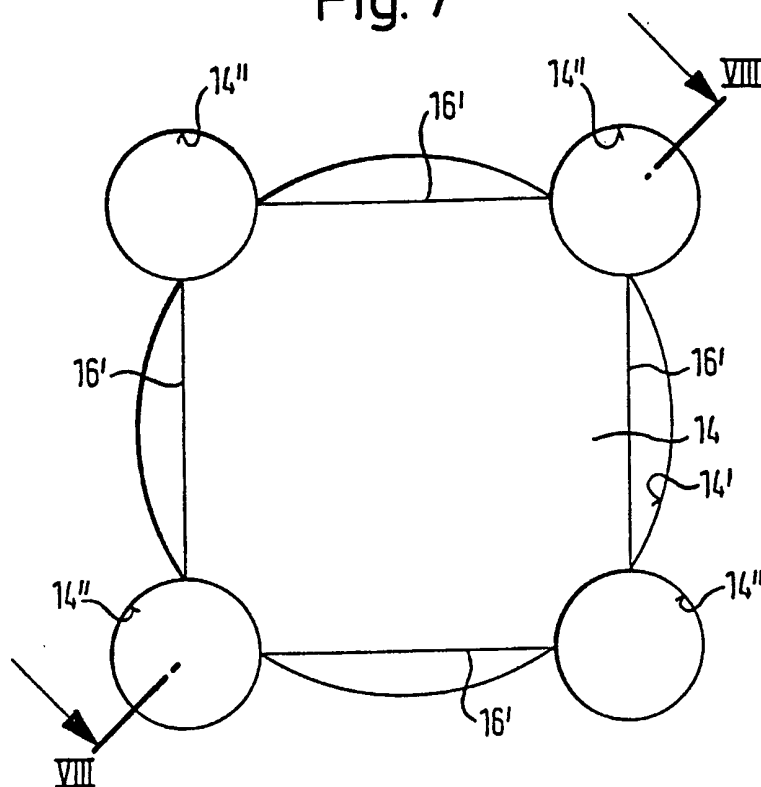


Fig. 8

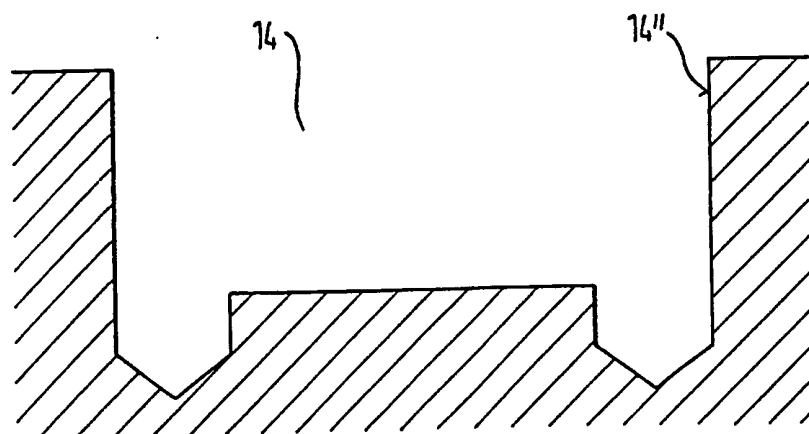


Fig. 9

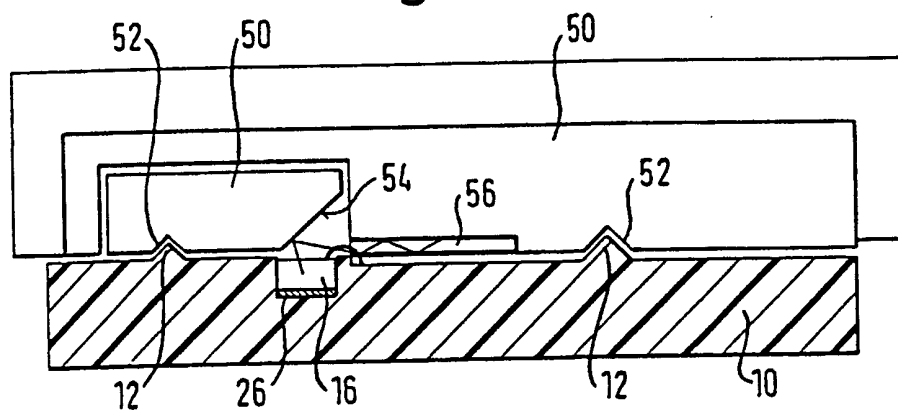


Fig. 10

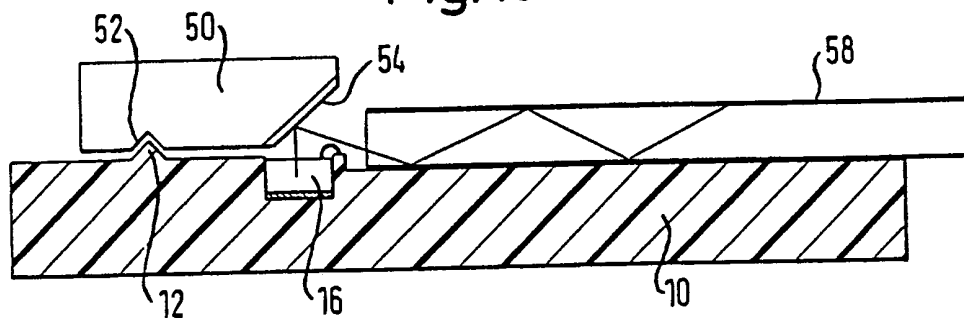


Fig. 11

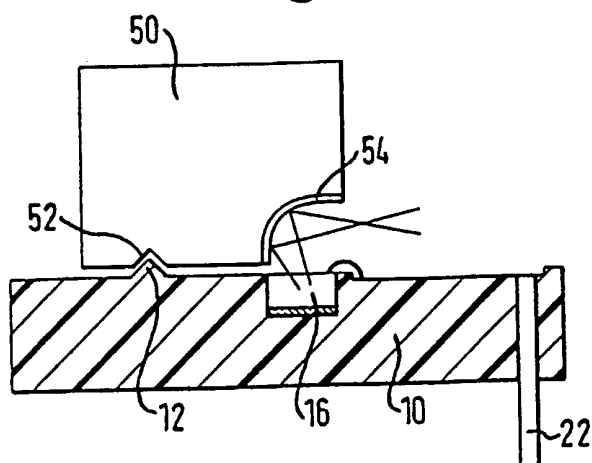


Fig. 12

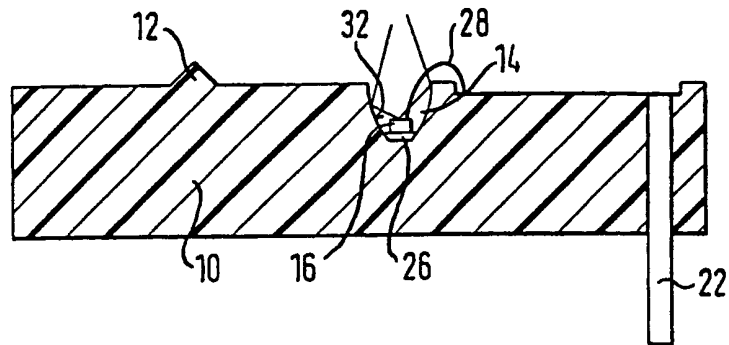


Fig. 13a

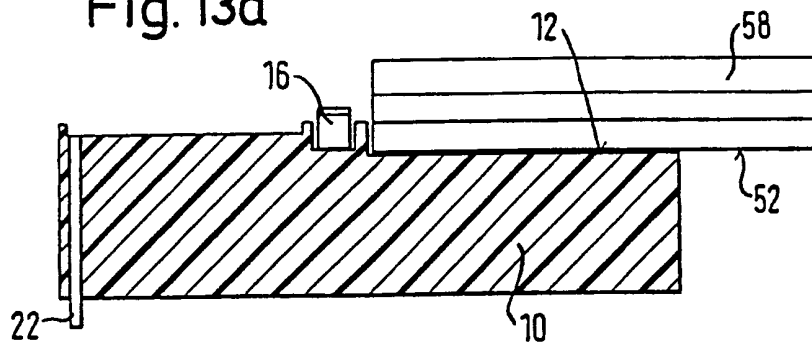
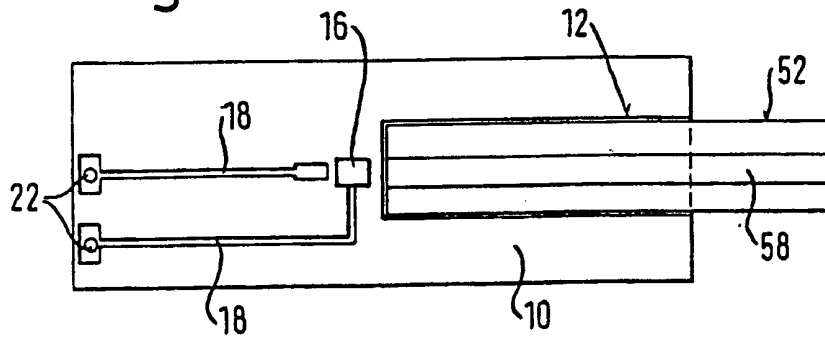


Fig. 13b



7/9

Fig. 14

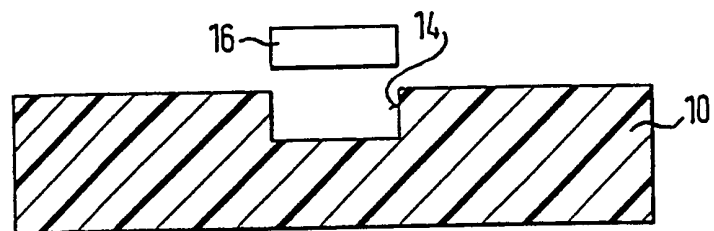


Fig. 15

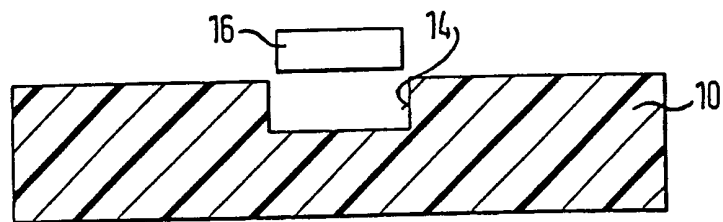


Fig. 16

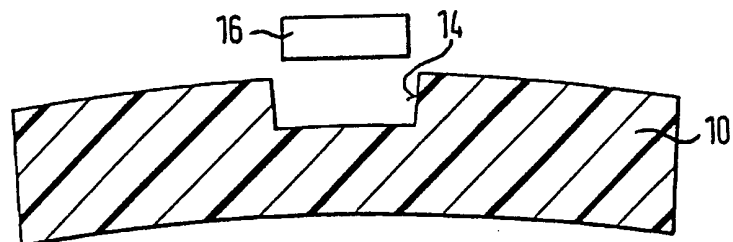


Fig. 17

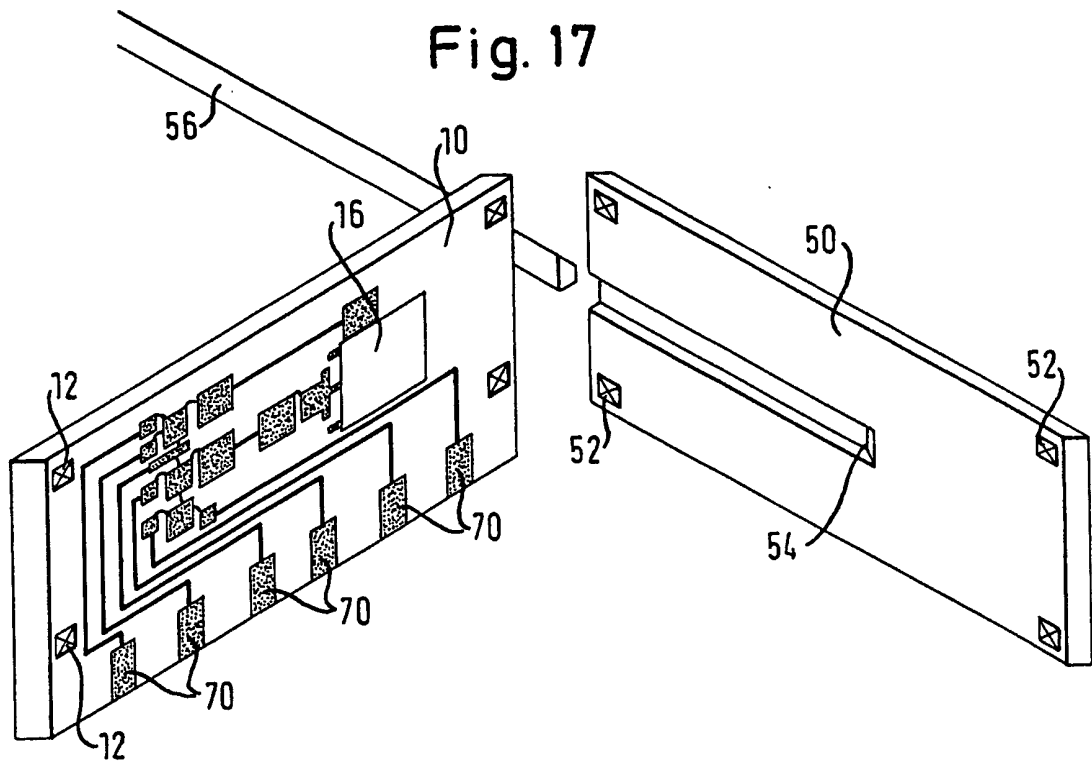
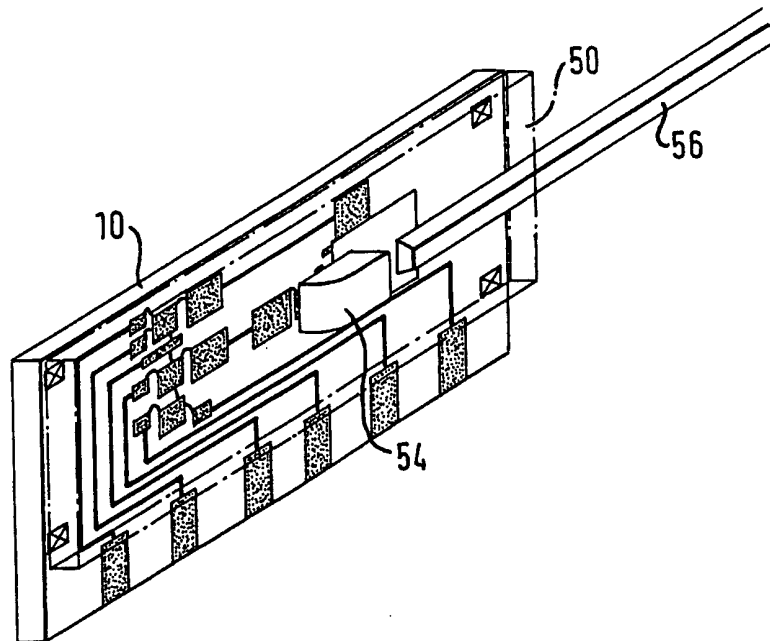


Fig. 18



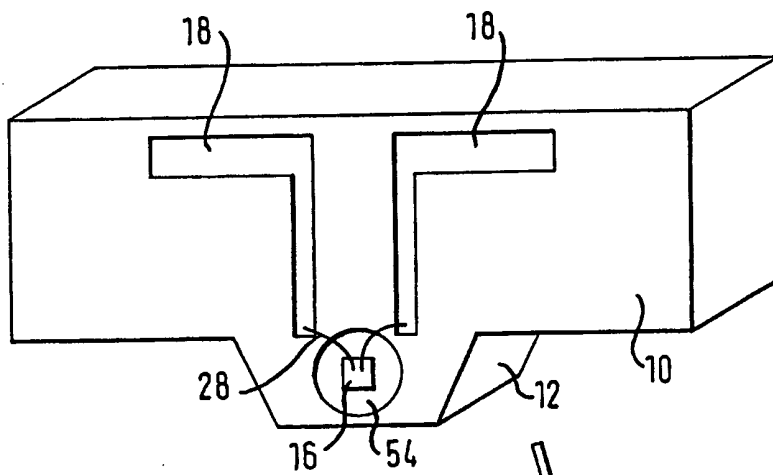


Fig. 19

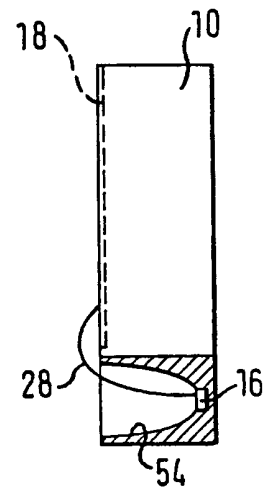
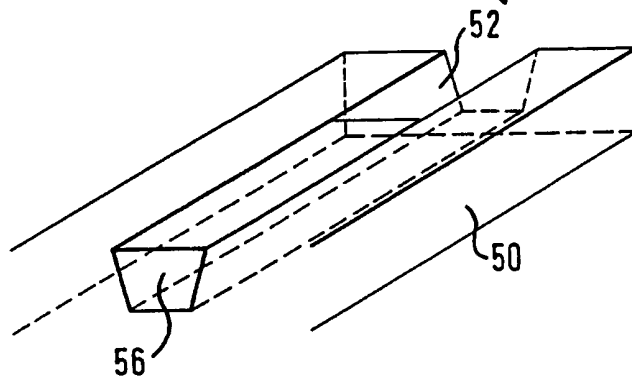


Fig. 20



INTERNATIONAL SEARCH REPORT

Inter : Application No

PCT/EP 99/08485

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 G02B6/42

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHEDMinimum documentation searched (classification system followed by classification symbols)
IPC 7 G02B H01S H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 611 975 A (AT & T CORP) 24 August 1994 (1994-08-24)	1,4-6, 10,11, 13,16, 21,24
Y	column 5, line 41 - last line; figures 5,6 column 8, line 9 - line 23; figure 8	7 9
A		
Y	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 11, 29 November 1996 (1996-11-29) & JP 08 192532 A (KYOCERA CORP), 30 July 1996 (1996-07-30) abstract	7
	— — — — — -/-	

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"Z" document member of the same patent family

Date of the actual completion of the international search

23 March 2000

Date of mailing of the international search report

30/03/2000

Name and mailing address of the ISA
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 851 epo nl,
Fax (+31-70) 340-3018

Authorized officer

Ciarrocca, M

INTERNATIONAL SEARCH REPORT

Inter Application No

PCT/EP 99/08485

G.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	EP 0 550 973 A (AMERICAN TELEPHONE & TELEGRAPH) 14 July 1993 (1993-07-14) figures 1-3 column 2, line 42 -column 4, line 16 column 6, line 21 - line 37	1,2,4, 10,11, 16,17,21 9
X	EP 0 320 722 A (GTE LABORATORIES INC) 21 June 1989 (1989-06-21) column 3, line 31 - line 46; figures 3,4	1,4-6,10
X A	DE 43 13 487 A (ANT NACHRICHTENTECH) 26 May 1994 (1994-05-26) figures 6,9 column 4, line 15 - line 19 column 5, line 1 - line 5 column 5, line 22 - line 57	1,10-13 16,20-23
X	EP 0 723 171 A (HITACHI LTD) 24 July 1996 (1996-07-24) column 5, line 19 -column 6, line 8 column 7, line 42 -column 8, line 6 column 9, line 38 - line 40 figures 1,3A,3B,10,11	1,4,10, 16
X	DE 37 37 251 A (STANDARD ELEKTRIK LORENZ AG) 18 May 1989 (1989-05-18) column 2, line 6 - line 14 column 2, line 48 - line 55; figure 1 column 3, line 17 - line 19	1,4,10, 16
A	US 4 611 884 A (ROBERTS HAROLD) 16 September 1986 (1986-09-16) column 2, line 14 - line 21 column 3, line 24 - line 27 figures 1A,1B	7
A	PATENT ABSTRACTS OF JAPAN vol. 017, no. 474 (P-1602), 27 August 1993 (1993-08-27) & JP 05 113526 A (OMRON CORP), 7 May 1993 (1993-05-07) abstract	9
A	PATENT ABSTRACTS OF JAPAN vol. 011, no. 148 (E-506), 14 May 1987 (1987-05-14) & JP 61 287264 A (TOSHIBA CORP), 17 December 1986 (1986-12-17) abstract	1,4,7,16
	-/-	

INTERNATIONAL SEARCH REPORT

Inte I Application No
PCT/EP 99/08485

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 195 47 941 A (BOSCH GMBH ROBERT) 25 July 1996 (1996-07-25)	1,10
A	column 4, line 24 - line 26; figures 1A,1B	3
A	"MULTI-WAVEGUIDE/LASER COUPLING" IBM TECHNICAL DISCLOSURE BULLETIN,US,IBM CORP. NEW YORK, vol. 31, no. 10, 1 March 1989 (1989-03-01), pages 384-387, XP000112799 ISSN: 0018-8689 page 386, paragraph 4 -page 387, last line; figures 1,2	1,3

INTERNATIONAL SEARCH REPORT

Information on patent family members

Inte J Application No

PCT/EP 99/08485

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0611975 A	24-08-1994	US 4897711 A CA 1311042 A DE 68918729 D DE 68918729 T DE 68929065 D EP 0331331 A ES 2060751 T HK 188795 A JP 2009183 A JP 2033144 C JP 7066985 B KR 9203708 B SG 9590333 A US 4945400 A	30-01-1990 01-12-1992 17-11-1994 16-02-1995 07-10-1999 06-09-1989 01-12-1994 22-12-1995 12-01-1990 19-03-1996 19-07-1995 09-05-1992 01-09-1995 31-07-1990
JP 08192532 A	30-07-1996	NONE	
EP 0550973 A	14-07-1993	US 5259054 A DE 69228863 D DE 69228863 T JP 2087498 C JP 6082661 A JP 7117631 B	02-11-1993 12-05-1999 19-08-1999 02-09-1996 25-03-1994 18-12-1995
EP 0320722 A	21-06-1989	US 4787696 A CA 1318961 A DE 3855128 D DE 3855128 T JP 1191812 A JP 2665784 B	29-11-1988 08-06-1993 25-04-1996 14-08-1996 01-08-1989 22-10-1997
DE 4313487 A	26-05-1994	EP 0603549 A DE 4301455 A DE 4313486 A DE 4313493 A DE 59307169 D DE 59309368 D DK 607524 T EP 0607524 A EP 0599212 A EP 0599213 A ES 2105050 T ES 2128384 T GR 3030023 T	29-06-1994 26-05-1994 09-06-1994 26-05-1994 25-09-1997 25-03-1999 30-03-1998 27-07-1994 01-06-1994 01-06-1994 16-10-1997 16-05-1999 30-07-1999
EP 0723171 A	24-07-1996	JP 8204288 A US 5675684 A	09-08-1996 07-10-1997
DE 3737251 A	18-05-1989	NONE	
US 4611884 A	16-09-1986	DE 3315861 A FR 2536546 A US 4699453 A	30-05-1984 25-05-1984 13-10-1987
JP 05113526 A	07-05-1993	NONE	
JP 61287264 A	17-12-1986	NONE	

INTERNATIONAL SEARCH REPORT

Information on patent family members

Inter Application No

PCT/EP 99/08485

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 19547941 A	25-07-1996	DE 19501285 C	15-05-1996
		WO 9622177 A	25-07-1996
		DE 59600776 D	10-12-1998
		EP 0804323 A	05-11-1997
		JP 11502633 T	02-03-1999
		US 5987202 A	16-11-1999

INTERNATIONALER RECHERCHENBERICHT

Inta des Aktenzeichen

PCT/EP 99/08485

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 G02B6/42

Nach der internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 7 G02B H01S H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 0 611 975 A (AT & T CORP) 24. August 1994 (1994-08-24)	1,4-6, 10,11, 13,16, 21,24 7 9
Y A	Spalte 5, Zeile 41 - letzte Zeile; Abbildungen 5,6 Spalte 8, Zeile 9 - Zeile 23; Abbildung 8	
Y	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 11, 29. November 1996 (1996-11-29) & JP 08 192532 A (KYOCERA CORP), 30. Juli 1996 (1996-07-30) Zusammenfassung	7

-/-



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis der Erfindung zugrundeliegenden Prinzipie oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

23. März 2000

Abesenddatum des internationalen Recherchenberichts

30/03/2000

Name und Postanschrift der internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 6818 Patentaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Ciarrocca, M

INTERNATIONALER RECHERCHENBERICHT

Inter des Abdruckzeichens

PCT/EP 99/08485

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X A	EP 0 550 973 A (AMERICAN TELEPHONE & TELEGRAPH) 14. Juli 1993 (1993-07-14) Abbildungen 1-3 Spalte 2, Zeile 42 - Spalte 4, Zeile 16 Spalte 6, Zeile 21 - Zeile 37	1,2,4, 10,11, 16,17,21 9
X	EP 0 320 722 A (GTE LABORATORIES INC) 21. Juni 1989 (1989-06-21) Spalte 3, Zeile 31 - Zeile 46; Abbildungen 3,4	1,4-6,10
X A	DE 43 13 487 A (ANT NACHRICHTENTECH) 26. Mai 1994 (1994-05-26) Abbildungen 6,9 Spalte 4, Zeile 15 - Zeile 19 Spalte 5, Zeile 1 - Zeile 5 Spalte 5, Zeile 22 - Zeile 57	1,10-13 16,20-23
X	EP 0 723 171 A (HITACHI LTD) 24. Juli 1996 (1996-07-24) Spalte 5, Zeile 19 - Spalte 6, Zeile 8 Spalte 7, Zeile 42 - Spalte 8, Zeile 6 Spalte 9, Zeile 38 - Zeile 40 Abbildungen 1,3A,3B,10,11	1,4,10, 16
X	DE 37 37 251 A (STANDARD ELEKTRIK LORENZ AG) 18. Mai 1989 (1989-05-18) Spalte 2, Zeile 6 - Zeile 14 Spalte 2, Zeile 48 - Zeile 55; Abbildung 1 Spalte 3, Zeile 17 - Zeile 19	1,4,10, 16
A	US 4 611 884 A (ROBERTS HAROLD) 16. September 1986 (1986-09-16) Spalte 2, Zeile 14 - Zeile 21 Spalte 3, Zeile 24 - Zeile 27 Abbildungen 1A,1B	7
A	PATENT ABSTRACTS OF JAPAN vol. 017, no. 474 (P-1602), 27. August 1993 (1993-08-27) & JP 05 113526 A (OMRON CORP), 7. Mai 1993 (1993-05-07) Zusammenfassung	9
A	PATENT ABSTRACTS OF JAPAN vol. 011, no. 148 (E-506), 14. Mai 1987 (1987-05-14) & JP 61 287264 A (TOSHIBA CORP), 17. Dezember 1986 (1986-12-17) Zusammenfassung	1,4,7,16
	-/-	

INTERNATIONALER RECHERCHENBERICHT

Intrins. des Alkanzeichens
PCT/EP 99/08485

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 195 47 941 A (BOSCH GMBH ROBERT)	1, 10
A	25. Juli 1996 (1996-07-25)	3
	Spalte 4, Zeile 24 - Zeile 26; Abbildungen 1A, 1B	
A	<p>"MULTI-WAVEGUIDE/LASER COUPLING"</p> <p>IBM TECHNICAL DISCLOSURE BULLETIN, US, IBM CORP. NEW YORK,</p> <p>Bd. 31, Nr. 10, 1. März 1989 (1989-03-01),</p> <p>Seiten 384-387, XP000112799</p> <p>ISSN: 0018-8689</p> <p>Seite 386, Absatz 4 - Seite 387, letzte Zeile; Abbildungen 1, 2</p>	1, 3

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Intern Aktenzeichen

PCT/EP 99/08485

Im Recherchenbericht angeführtes Patentedokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0611975 A	24-08-1994	US 4897711 A CA 1311042 A DE 68918729 D DE 68918729 T DE 68929065 D EP 0331331 A ES 2060751 T HK 188795 A JP 2009183 A JP 2033144 C JP 7066985 B KR 9203708 B SG 9590333 A US 4945400 A	30-01-1990 01-12-1992 17-11-1994 16-02-1995 07-10-1999 06-09-1989 01-12-1994 22-12-1995 12-01-1990 19-03-1996 19-07-1995 09-05-1992 01-09-1995 31-07-1990
JP 08192532 A	30-07-1996	KEINE	
EP 0550973 A	14-07-1993	US 5259054 A DE 69228863 D DE 69228863 T JP 2087498 C JP 6082661 A JP 7117631 B	02-11-1993 12-05-1999 19-08-1999 02-09-1996 25-03-1994 18-12-1995
EP 0320722 A	21-06-1989	US 4787696 A CA 1318961 A DE 3855128 D DE 3855128 T JP 1191812 A JP 2665784 B	29-11-1988 08-06-1993 25-04-1996 14-08-1996 01-08-1989 22-10-1997
DE 4313487 A	26-05-1994	EP 0603549 A DE 4301455 A DE 4313486 A DE 4313493 A DE 59307169 D DE 59309368 D DK 607524 T EP 0607524 A EP 0599212 A EP 0599213 A ES 2105050 T ES 2128384 T GR 3030023 T	29-06-1994 26-05-1994 09-06-1994 26-05-1994 25-09-1997 25-03-1999 30-03-1998 27-07-1994 01-06-1994 01-06-1994 16-10-1997 16-05-1999 30-07-1999
EP 0723171 A	24-07-1996	JP 8204288 A US 5675684 A	09-08-1996 07-10-1997
DE 3737251 A	18-05-1989	KEINE	
US 4611884 A	16-09-1986	DE 3315861 A FR 2536546 A US 4699453 A	30-05-1984 25-05-1984 13-10-1987
JP 05113526 A	07-05-1993	KEINE	
JP 61287264 A	17-12-1986	KEINE	

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Intern. o. Älterzeichen
PCT/EP 99/08485

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 19547941 A	25-07-1996	DE 19501285 C	15-05-1996
		WO 9622177 A	25-07-1996
		DE 59600776 D	10-12-1998
		EP 0804323 A	05-11-1997
		JP 11502633 T	02-03-1999
		US 5987202 A	16-11-1999